

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 04-206875

(43)Date of publication of application : 28.07.1992

(51)Int.Cl.

H01L 29/44

H01L 21/338

H01L 29/812

(21)Application number : 02-337502

(71)Applicant : MITSUBISHI ELECTRIC CORP

(22)Date of filing : 30.11.1990

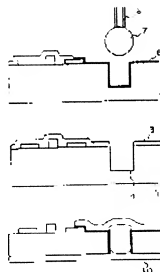
(72)Inventor : MATSUI TERUHIITO

(54) MANUFACTURE OF THROUGH HOLE IN SEMICONDUCTOR ELEMENT

(57)Abstract:

PURPOSE: To dissipate heat, which is generated, to a heat dissipation plate mounted on the rear of a semiconductor substrate by a method wherein even if the diameter of a through hole is increased by filling a metal particle in the through hole for grounding use, an inductance component is reduced without opening a hole in the central part of the through hole and the metal particle is completely filled in the through hole.

CONSTITUTION: A hole 4 for through hole use of a prescribed depth is provided in the surface of a GaAs substrate 1, a Yi/Au thin film 6 is formed by sputtering, is lifted off and thereafter, an Au particle 7 having a particle diameter larger than the diameter of a through hole is sucked in a vacuum by a capillary 8, is softened by heating and is inserted in the through hole, whereby the particle 7 is fused to the film 6 and is solidified. Moreover, an Au plating is applied to the upper surface of the particle 7 and an Au-plating film 9 having a sufficient thickness is formed. After that, the side of the rear of the substrate 1 is made thin by polishing up to a prescribed thickness, in which the bottom of the through hole is exposed, an Au plating is similarly applied also to the side of the rear and an Au-plated film 10 is formed.



⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A) 平4-206875

⑬ Int. Cl.⁴

識別記号

庁内整理番号

⑭ 公開 平成4年(1992)7月28日

H 01 L 29/44
21/338
29/812

B

7738-4M

7735-4M H 01 L 29/50

U

審査請求 未請求 請求項の数 1 (全6頁)

⑮ 発明の名称 半導体素子の貫通孔製造方法

⑯ 特 願 平2-337502

⑰ 出 願 平2(1990)11月30日

⑱ 発 明 者 松 井 輝 仁 兵庫県伊丹市瑞原4丁目1番地 三菱電機株式会社・マイクロデバイス研究所内

⑲ 出 願 人 三菱電機株式会社 東京都千代田区丸の内2丁目2番3号

⑳ 代 理 人 弁理士 大岩 増雄 外2名

明 細 書

1. 発明の名称

半導体素子の貫通孔製造方法

2. 特許請求の範囲

半導体素子の表面に作製された電子素子と上記半導体素子の裏面との間で電気的に接地させるための導電性を有する貫通孔を形成する方法において、まず上記半導体素子の表面側から貫通孔用の穴を開け、次に表面などによりこの孔の底部に第1の金属材料を充填した後、この孔の径より大きい径を行す金属材料を熱し、この孔に挿入し上記金属材料と融合させ、さらに上記半導体素子の裏面側から上記孔の開口部が露出するまで金属などをより上記半導体素子底面を沿って加工し、その後、上記半導体素子の裏面側からめっきなどの方法により、上記金属材料と接合させるように第2の金属材料を形成したことを特徴とする半導体素子の貫通孔製造方法。

3. 発明の発明の要旨

(発明上の利用分野)

この発明は半導体素子の裏面に製作された電子素子を半導体基板に接続するための貫通孔を利用して電気的に接地する際に、貫通孔内に導電性を有する金属材料を充填する半導体素子の貫通孔製造方法に関するものである。

(従来の技術)

第2図は従来の半導体素子の裏面と裏面間に形成された導電性を有する貫通孔の断面図で、図において、10はG.A.S.基板、10aは電導性層、11はダブリング層、12は貫通孔用の穴、13はダブリング層、14は貫通孔用の穴、15は貫通孔内に形成された金属材料である。

図1はG.A.S. (GaAs) などで形成されたM.I.C. (Monolithic Microwave Integrated Circuit) などの半導体素子の高周波特性を改善するため、半導体素子の裏面に形成された電子素子とこの基板の裏面との間に貫通孔を設け、電気的に接地させることにより (Via-hole: パイアホール)、配線の長さを短縮することによって伝達性 (インダクタンス) 成分を低減させ、より

JP.04-206875.A

◆ STANDARD ◆ ZOOM-UP ROTATION No Rotation

REVERSAL

RELOAD

PREVIOUS PAGE

NEXT PAGE

特開平 4-205875(2)

高い周波数で動作させる方が利用されている。高電圧を保持させて現像させるために、この貫通孔を右側壁で塞ぐ必要がある。

次に、この従来の貫通孔の形成方法について説明する。まず、予めＧＡＳ基板に必要電圧デバイス、例えば、ドライエッチを構築した後、ＧＡＳ基板の表面にフォトリソストを塗布し、写真製版によりパターンニングした後、このフォトリソストをエッチングマスクとして、湿式化学エッチングやドライエッチングにより、所定の厚さの貫通孔用の穴を開け、さらに貫通孔表面にＡＨの膜層性を覆くもするため、Ｔ／Ａノリスパッタ露光をスパッタ法により形成し、さらに必要な部分露光をフォトリソストで覆った後、めっき法によりＡノリスパッタ露光を穴内に充填するため露く形成する。次に、ＧＡＳ基板の裏面から貫通孔の底部が露出するまで研磨によりＧＡＳ基板の厚さを所定の厚さまで薄くし、その研磨面をめっきによりＡＨめっき層を形成する。

図

この発明に係る半導体素子の貫通孔製造方法は、貫通孔内に導電性の物質を充填させる方法としてめっき法を用いず、焼いた金属膜を貫通孔に挿入し高圧させることにより形成したものである。

【作用】

この発明における半導体素子の貫通孔製造方法は、貫通孔より大きい空隙を形成しているため、径の大きい貫通孔に対しては充分に塞ぐことができる。中心部に穴が開くこともなく、貫通孔壁に対しては膜層性があり、元の再現性に優れたものが得られる。

【実施例】

以下、この発明の一実施例を図について説明する。第１図において、図はＧＡＳ基板、加圧ＰＥＴ、四塩化エッチングマスク用フォトリソスト、図は貫通孔用の穴、四角フォトリソスト、図は貫通孔用の穴内に形成されたＴ／Ａノリスパッタ、図は加圧された金（以下ＡＨと呼ぶ）膜、図はＡノリスパッタを吸引、加熱、移動させるためのキャピラリー、図はＧＡＳ基板の裏面に形成されたＡＨめっき層、図は裏面ＡＨめっき層である。

図

しかし、貫通孔径が大きくなった場合に、充分なノリスパッタが得られず、中心部に穴が開いてしまうことがある。この場合に半導体チップをパッケージ等にボンディングする際に、はんだがその穴を流れてＧＡＳ基板の裏面にある電子デバイスを汚染し、デバイスの特性に悪影響を与えてしまう。

（発明が解決しようとする課題）

従来の後述の貫通孔は以上のように作製されていたので、貫通孔の径が大きくなった場合にめっき液を使っているため、貫通孔内のＡＨめっき層が充分でないために、貫通孔内に導電性の金属が完全に充填されず、場合によっては貫通孔の中ほどに穴が開いてしまうという課題があった。

この発明は上記のような課題を解決するためになされたもので、貫通孔の径が大きくなって完全に導電性の物質で充填できる半導体素子の貫通孔製造方法を得ることを目的とする。

（課題を解決するための手段）

図

次に、図の方法について、第１図の各要素工程について説明する。まず図のように、予めドライエッチングデバイスが構築されたＧＡＳ基板の裏面に、エッチングマスク用のフォトリソストを塗布し（図）、つぎにドライエッチングにより、所定の厚さの貫通孔用の穴を開け（図）、洗で塗布したＡＨの膜層性を覆くするためフォトリソストを剥離してマスクとし、さらにＴ／Ａノリスパッタをスパッタにより形成し（図）、キャピラリー後、貫通孔径より大きい導電性を持つＡノリスパッタをキャピラリー側で真空吸引し（図）、高圧することによって充填させ、貫通孔に挿入することによって、Ｔ／Ａノリスパッタと融合した状態にする（図）。さらにＡノリスパッタの上面にＡＨめっきを施し、充分な厚さをもつＡＨめっき層を形成する（図）。その後、ＧＡＳ基板の裏面を研磨により貫通孔底部が露出する所定の厚さまで薄くし（図）、研磨面も同様ＡＨのめっきを施し、ＡＨめっき層を形成する（図）。

また、貫通孔を前面で完全に充填すること、

図

特開平 4-205875(3)

成膜成膜剤の例)のみならず、焼成特性も向上させ、珪素力で飛沫塵子を吸引させる場合にその融解を抑制、粒粒の劣化を防ぐ効果も合わせて持っている。

なお、上記実験例では金網を初め貫通孔に充填する際に大気中で行う方法について述べたが、金網板を水筒形、G・A・S管を逆さにに入れて乾燥する必要のある場合貫通孔内に気泡が残存するので、これを避けるため金網板を充填する際、真空中で行えばよい。

さらに、上記実施例では魚眼状として、A・B液を潤滑する場合についてのべたが、白金(Pt)時、白金族金属や白金系合金に溶れた他の金属を潤滑してもよい。

また、上記実施例では貫通孔の形成についてはG・A・Sを真空に乾燥する場合を示したが、(1)中液や他の半導体基板についても同様に適用できる。また貫通孔形成としては蒸気蒸着から蒸着し埋め込む場合について説明したが、勿論蒸着装置から形成する構造の貫通孔に対しても同様の効果を示す。

71

(6)貫通孔用の穴、例えば1/4mm、0.5mm程度のA・B管、0.5mm程度のA・B管を吸引、加熱、乾燥させるためのキチナリ、例えばA・B管の長さ、例えばA・B管の長さを示す。

なお、図中、同一符号は同一、または相当部分を示す。

代理人 大 塚 勘 雄

発明者。

その前、上記実施例では融したA・B液を貫通孔に挿入する場合について述べたが、予めA・B液を貫通孔内に配管し、G・A・S管を挿入することによって乾燥することも可能である。

(発明の効果)

以上のようにこの発明によれば、溶融剤の貫通孔に金網板を充填することにより、貫通孔径が火災や火でも中心部に穴が開くことなく、インダクタンス成分を低減させ、また、貫通孔に完全に金属が充填されいることにより、電子素子の動作時に発生する熱を効果的に半導体基板の裏面に散逸せられた熱管に導くことができるので、高信頼性に達し、且つ高周波特性に適した信頼な貫通孔を製造方法を得ることができると効果がある。

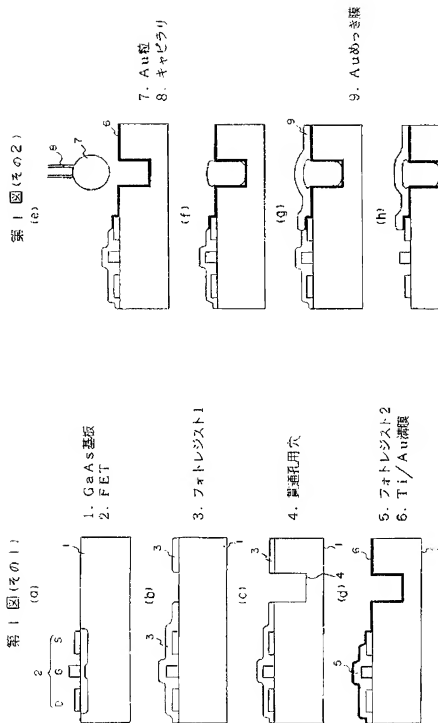
4. 図面の簡単な説明

第1図面～第4図はこの発明の一実施例である半導体素子の貫通孔の製造工程を示す断面図、第5図は従来の半導体素子の貫通孔を示す断面図である。

図において、1はG・A・S管、2はPt、

61

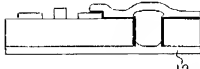
特開平 4-206875(4)



特開平 4-206875(S)

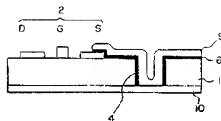
第 1 図 (その 3)

(i)



10. 底面Auめっき膜

第 2 図



特 許 補 正 書 (自 願)
3 月 16 日
平成 8 年 月 日

特許庁長官様

1. 事件の略号 特開平 4-206875 号

2. 発明の名称
半導体素子の成膜孔製造方法

3. 補正をする者

事件との関係 特許出願人
住 所 東京都千代田区丸の内二丁目2番3号
名 称 (601)三愛電機株式会社
代表者 志 保 守 君

4. 代 理 人

住 所 東京都千代田区丸の内二丁目2番3号
三愛電機株式会社内
氏 名 (7278) 弁護士 大 岩 博 雄
(通称先 03/319/312(鳥井邸))



5. 補正の対象

明細書の発明の詳細な説明の欄、及び図面。

6. 補正の内容

(a) 明細書第 4 頁第 1 行の「厚みが十分とな
いために、」を「厚みが十分とれていないために、」
と訂正する。

(b) 明細書第 8 頁第 1 行の「金図が充填され
いることにより、」を「金図が充填されていると
ことにより、」と訂正する。

(a) 図面(中図)と図(6)を並列のとおり訂正する。

7. 面付補正の目録

(a) 訂正図面(第 1 図(d)) 1 通
以 上

特開平 4-266875 (6)

第 1 図 (その 1)

